

## Patent Abstracts of Japan

PUBLICATION NUMBER : 2001022294  
PUBLICATION DATE : 26-01-01

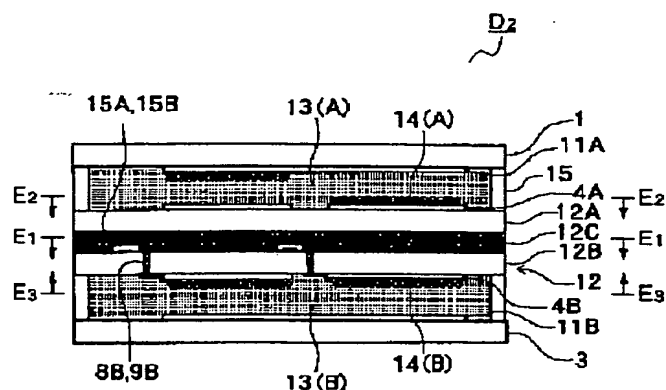
APPLICATION DATE : 07-07-99  
APPLICATION NUMBER : 11193682

APPLICANT : CANON INC;

INVENTOR : KISHI ETSURO;

INT.CL. : G09F 9/30

TITLE : DOUBLE-SIDED DISPLAY DEVICE AND  
PRODUCTION OF DOUBLE- SIDED  
DISPLAY DEVICE



ABSTRACT : PROBLEM TO BE SOLVED: To provide a double-sided display device which is inexpensive and has high aperture ratio.

SOLUTION: In this double-sided display device which carries out display on both sides thereof by applying voltage, a TFT 15A for display on the surface side, a TFT 15B for display on the back face side or the like are arranged between two auxiliary substrates 12A, 12B and display electrodes 4A, 4B are formed respectively on the outer surface of the respective auxiliary substrates 12A, 12B. In such a manner, all of the TFT 15A, 15B are arranged between the auxiliary substrates 15A, 15B, therefore, the area of the display electrodes 4A, 4B can be enlarged and the aperture ratio thereof can be improved without taking the relation with the TFT 15A, 15B into consideration.

COPYRIGHT: (C)2001,JPO

TEST AVAILABLE CO.

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-22294

(P2001-22294A)

(43) 公開日 平成13年1月26日 (2001.1.26)

(51) Int.Cl.<sup>7</sup>

G 0 9 F 9/30

識別記号

3 4 3

F I

G 0 9 F 9/30

テ-マ-ト\* (参考)

3 4 3 E 5 C 0 9 4

審査請求 未請求 請求項の数15 O L (全 15 頁)

(21) 出願番号

特願平11-193682

(22) 出願日

平成11年7月7日 (1999.7.7)

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 貴志 悦朗

東京都大田区下丸子3丁目30番2号 キヤ  
ノン株式会社内

(74) 代理人 100082337

弁理士 近島 一夫 (外1名)

Fターム(参考) 5C094 AA10 AA43 AA44 BA03 BA09

BA43 BA75 BA76 CA19 DA08

DA12 DA13 DB01 DB04 DB05

EA04 EB02 EB10 FB01 FB02

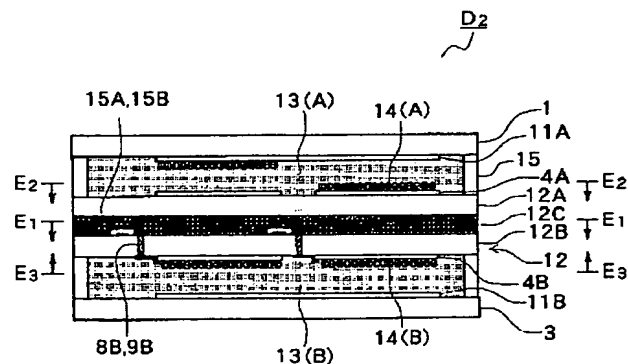
FB12 FB14 FB15 GB10

(54) 【発明の名称】 両面表示装置、及び該両面表示装置の製造方法

(57) 【要約】

【課題】 低コストで高開口率の両面表示装置を提供する。

【解決手段】 電圧印加によって両面に表示を行う両面表示装置において、表面の表示のためのTFT15Aや裏面の表示のためのTFT15B等を2枚のサブ基板12A、12Bの間に配置し、各サブ基板12A、12Bの外面にはそれぞれ表示電極4A、4Bを形成する。このように全てのTFT15A、15Bをサブ基板12A、12Bの間に配置したため、表示電極4A、4BはTFT15A、15Bとの関係を検討することなくその面積を大きくでき、開口率を向上させることができる。



## 【特許請求の範囲】

【請求項1】 少なくとも一の基板と、該一の基板の表裏にそれぞれ配置された第1表示媒体及び第2表示媒体と、該第1表示媒体に沿って該基板上に配置された第1表示電極と、該第1表示電極に電氣的に接続されてなる第1スイッチング素子と、前記第2表示媒体に沿って該基板上に配置された第2表示電極と、該第2表示電極に電氣的に接続されてなる第2スイッチング素子と、を備え、かつ、前記第1スイッチング素子を介して前記第1表示電極に適宜電圧を印加すると共に前記第2スイッチング素子を介して前記第2表示電極に適宜電圧を印加することによって前記第1表示媒体及び前記第2表示媒体をそれぞれ駆動して両面表示を行う両面表示装置において、

前記一の基板は、第1サブ基板と第2サブ基板とが積層されて構成され、かつ、

少なくとも前記第1スイッチング素子及び前記第2スイッチング素子はこれらのサブ基板の間に配置された、ことを特徴とする両面表示装置。

【請求項2】 前記第1サブ基板に第1貫通孔を形成すると共に該貫通孔に第1連結電極を配置して、前記第1スイッチング素子と前記第1表示電極との電氣的接続はこの第1連結電極を介して行い、かつ、

前記第2サブ基板に第2貫通孔を形成すると共に該貫通孔に第2連結電極を配置して、前記第2スイッチング素子と前記第2表示電極との電氣的接続はこの第2連結電極を介して行う、

ことを特徴とする請求項1に記載の両面表示装置。

【請求項3】 前記第1サブ基板と前記第2サブ基板との間に走査電極を配置し、かつ、

前記第1スイッチング素子及び前記第2スイッチング素子に前記走査電極を介して電圧を印加し、各スイッチング素子のオン／オフを制御する、

ことを特徴とする請求項1に記載の両面表示装置。

【請求項4】 前記第1スイッチング素子に電氣的に接続された第1信号電極、並びに、前記第2スイッチング素子に電氣的に接続された第2信号電極を、前記第1サブ基板と前記第2サブ基板との間に配置し、

これらの第1及び第2信号電極を介して前記第1表示電極及び前記第2表示電極に適宜電圧を印加する、

ことを特徴とする請求項1乃至3のいずれか1項に記載の両面表示装置。

【請求項5】 前記第1表示電極に接続される第1電荷蓄積容量、並びに、前記第2表示電極に接続される第2電荷蓄積容量を、前記第1サブ基板と前記第2サブ基板との間に配置した、

ことを特徴とする請求項1乃至4のいずれか1項に記載の両面表示装置。

【請求項6】 前記第1表示電極は、前記一の基板における前記第1表示媒体に対向する面に形成され、かつ、

前記第2表示電極は、前記一の基板における前記第2表示媒体に対向する面に形成された、

ことを特徴とする請求項1乃至5のいずれか1項に記載の両面表示装置。

【請求項7】 前記第1及び第2スイッチング素子が、前記第1サブ基板又は前記第2サブ基板の同じ面に形成されてなる、

ことを特徴とする請求項1乃至6のいずれか1項に記載の両面表示装置。

【請求項8】 前記第1及び第2信号電極が、前記第1サブ基板又は前記第2サブ基板の同じ面に形成されてなる、

ことを特徴とする請求項4乃至7のいずれか1項に記載の両面表示装置。

【請求項9】 前記第1及び第2電荷蓄積容量が、前記第1サブ基板又は前記第2サブ基板の同じ面に形成されてなる、

ことを特徴とする請求項5乃至8のいずれか1項に記載の両面表示装置。

【請求項10】 前記第1サブ基板及び前記第2サブ基板のうちいずれか一方の基板は平坦化層である、

ことを特徴とする請求項1乃至9のいずれか1項に記載の両面表示装置。

【請求項11】 少なくとも一の基板を配置する工程と、該一の基板の表裏にそれぞれ第1表示媒体及び第2表示媒体を配置する工程と、該第1表示媒体に沿うように第1表示電極を配置する工程と、前記第2表示媒体に沿うように第2表示電極を配置する工程と、該第1表示電極に第1スイッチング素子を電氣的に接続する工程と、該第2表示電極に第2スイッチング素子を電氣的に接続する工程と、からなる両面表示装置の製造方法において、

前記一の基板は、第1サブ基板と第2サブ基板とを積層させて構成し、かつ、

少なくとも前記第1スイッチング素子及び前記第2スイッチング素子はこれらのサブ基板の間に配置した、

ことを特徴とする両面表示装置の製造方法。

【請求項12】 前記第1サブ基板と前記第2サブ基板とは接着剤にて貼り合わせてなる、

ことを特徴とする請求項11に記載の両面表示装置の製造方法。

【請求項13】 前記第1サブ基板及び前記第2サブ基板は、いずれか一方のサブ基板を、加熱・軟化させた状態で他方のサブ基板に密着させ、その後冷却することによって、貼り合わせてなる、

ことを特徴とする請求項11に記載の両面表示装置の製造方法。

【請求項14】 前記加熱・軟化させる方のサブ基板に、前記加熱・軟化させない方のサブ基板よりも軟化温度の低い材料を用いる、

ことを特徴とする請求項13に記載の両面表示装置の製造方法。

【請求項15】 前記第1サブ基板及び前記第2サブ基板のうちの一方のサブ基板を、軟化されたペーストの状態では他方のサブ基板に密着させ、その後硬化させることによって該他方のサブ基板に積層してなる、ことを特徴とする請求項11に記載の両面表示装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、一般的には、電圧を印加することによって表裏両面に情報を表示する両面表示装置及び該両面表示装置の製造方法に関する。

【0002】

【従来の技術】最近、情報を電氣的に書き込むことができる機能を有するものでありながら、維持電力が不要であって紙のように手軽に携帯可能なペーパーライクディスプレイの提案や開発がにわかに活気付いている。そして、このペーパーライクディスプレイは、将来的には現在の情報供給手段として主流をなしている新聞や雑誌や書籍等の紙媒体に置き換わるものとして、また超軽量のホームページブラウザを担う製品形態として期待されている。

【0003】ところで、このようなペーパーライクディスプレイには、少なくとも従来の紙媒体と同等の性能、すなわち、

- ① 紙媒体のように薄くて軽量であって携帯可能であること
- ② 紙媒体と同様に、メモリ性があること
- ③ 紙媒体と同様に、安価であること

が要求される。

【0004】なお、紙媒体を用いた書籍は、複数の紙媒体が閉じられて構成されているために、(従来のディスプレイ装置のように、単一の表示画面を次々とスクロールしながら情報を順次表示するような煩雑な作業を不要として)ページをめくるといった簡単な動作によって他の情報を短時間で容易に入手でき、必要に応じてページをめくりながら読み進め或は読み返すことによって、書籍に記載されている内容の理解を容易にし、かつ、発想を容易にするという特質を有する。ペーパーライクディスプレイでもこの特質を利用するには、ペーパーライクディスプレイを複数枚束ねて本のようにして用いることが望ましい(以下、このような形態を“電子ブック”とする)。この場合、各ペーパーライクディスプレイには、予めダウンロードしておいた大量の情報を表示しておく。上述した①～③の性能は、ペーパーライクディスプレイによってこのような電子ブックを実現するためにも重要となる。

【0005】このようなペーパーライクディスプレイに

関する提案は種々なされており、主な提案としては、

\* マイクロカプセル型電気泳動表示(NATURE, Vol 394 [16], p 253~255, 1998)や、

\* 微小ボール回転型表示(Proc. of the SID, Vol 118, 3 4, p 289~293, 1977)や、

\* コレステリック液晶表示(J. of SID, Vol 15 [3], p 269~274, 1997)、に関するものがある。

【0006】ところで、明確な閾値特性を持たない表示媒体がこのペーパーライクディスプレイに使われる場合、その駆動はアクティブマトリクス方式により行われるのが望ましい。なお、このアクティブマトリクス方式は、ノートパソコン等の液晶表示ディスプレイにおいて現在主流をなしている駆動方式であって、TFT, MI M等の半導体スイッチング素子を各画素毎に設けておき、各画素に印加される電圧をこれらのスイッチング素子によって制御する駆動方式であり、単純マトリクス駆動で問題となるクロストークを解消できるという利点を有する。かかるスイッチング素子を形成する方法についても、製造コストが高くなるアモルファスシリコンやポリシリコン等の無機半導体材料を用いず、安価な印刷法が利用できる有機半導体材料を用いてスイッチング素子を形成するようにしたもののが、

\* NATURE, Vol 394 [16], p 253~255, 1998、

\* J. in Proc. Materials Research Soc. B8, 2, 1998、

\* SCIENCE, Vol 278 [17], p 383~384, 1997

等において提案されている。

【0007】また、情報の表示を、ディスプレイの片面にのみ行うのではなく、両面に行うようにした両面表示装置の提案もなされており、主なものとしては、

\* 2つの液晶パネルを貼り合わせたもの(特開平02-265923号公報)、

\* 中間電極が存在し表裏同様の表示を行う電気泳動表示装置(特開平01-126630号公報)、ペーパーライクディスプレイに関わる提案としては、

\* 中間支持基板の両面に独立した表示を行うようにした高分子分散液晶表示装置(特開平05-061024号公報)、

がある。

【0008】図10は、ペーパーライクディスプレイの従来構造の一例として特開平05-061024号公報に開示されたものを示す断面図であるが、このペーパーライクディスプレイD<sub>1</sub>は3枚の基板1, 32, 3を備えており、これらの基板1, 32, 3は、ほぼ平行に所定間隙を開けた状態に順に配置されている。また、真ん

中の基板32（以下、“中間基板32”とする）の上面には表示電極4Aとスイッチング素子15Aとが形成されており、中間基板32の下面には表示電極4Bとスイッチング素子15Bとが形成されている。さらに、上側基板1及び下側基板3にも電極11A、11Bがそれぞれ形成されている。そして、中間基板32の両面にはそれぞれ制御系（不図示）が配置されていて、スイッチング素子15A、15Bを介して表示電極4A、4Bに電圧を印加することによって、表裏両面に別々の情報を表示できるようにになっている。

【0009】図10に示す構造のペーパーライクディスプレイD<sub>4</sub>では、中間基板32を共有できるため、2枚のペーパーライクディスプレイで同じ情報量を表示する場合に比べて厚さや重量を1/2～3/4に減少させることが可能となる。また、かかるペーパーライクディスプレイを電子ブックにした場合には、見開きで2倍の大きさの画面を一度に見ることができるという利点もある。

【0010】

【発明が解決しようとする課題】ところで、上述したペーパーライクディスプレイD<sub>4</sub>では、表示電極4A、4Bは、スイッチング素子15A、15Bが形成された面に形成されているため、スイッチング素子15A、15Bの配置位置の影響を受けることとなって大きな面積で設けるには限界があり、開口率が低下してしまうという問題があった。

【0011】また、スイッチング素子15A、15Bは別々の面（すなわち、中間基板32の両面）に形成されているため、スイッチング素子を形成する工程を計2回実施する必要がある、その分だけ製造コストが高くなってしまいう問題があった。また、いずれか一方の面のスイッチング素子（例えば、15A）は、他方の面にスイッチング素子（例えば、15B）が既に形成されている状態で形成することとなり、既に形成されている方のスイッチング素子がプロセスダメージ（熱等の影響）を受けてしまうおそれがあった。

【0012】そこで、本発明は、低コストで開口率の高い両面表示装置を提供することを目的とするものである。

【0013】

【課題を解決するための手段】本発明は上記事情を考慮してなされたものであり、少なくとも一の基板と、該一の基板の表裏にそれぞれ配置された第1表示媒体及び第2表示媒体と、該第1表示媒体に沿って該基板上に配置された第1表示電極と、該第1表示電極に電気的に接続されてなる第1スイッチング素子と、前記第2表示媒体に沿って該基板上に配置された第2表示電極と、該第2表示電極に電気的に接続されてなる第2スイッチング素子と、を備え、かつ、前記第1スイッチング素子を介して前記第1表示電極に適宜電圧を印加すると共に前記第

2スイッチング素子を介して前記第2表示電極に適宜電圧を印加することによって前記第1表示媒体及び前記第2表示媒体をそれぞれ駆動して両面表示を行う両面表示装置において、前記一の基板は、第1サブ基板と第2サブ基板とが積層されて構成され、かつ、少なくとも前記第1スイッチング素子及び前記第2スイッチング素子はこれらのサブ基板の間に配置された、ことを特徴とする。

【0014】また、本発明は、少なくとも一の基板を配置する工程と、該一の基板の表裏にそれぞれ第1表示媒体及び第2表示媒体を配置する工程と、該第1表示媒体に沿うように第1表示電極を配置する工程と、前記第2表示媒体に沿うように第2表示電極を配置する工程と、該第1表示電極に第1スイッチング素子を電気的に接続する工程と、該第2表示電極に第2スイッチング素子を電気的に接続する工程と、からなる両面表示装置の製造方法において、前記一の基板は、第1サブ基板と第2サブ基板とを積層させて構成し、かつ、少なくとも前記第1スイッチング素子及び前記第2スイッチング素子はこれらのサブ基板の間に配置した、ことを特徴とする。

【0015】

【発明の実施の形態】以下、図1、図3及び図8等を参照して、本発明の実施の形態について説明する。

【0016】本発明に係る両面表示装置は、例えば図1(a)に符号D<sub>1</sub>で示すように、少なくとも一の基板2と、該一の基板の表裏にそれぞれ配置された第1表示媒体（図2の符号13A、14A参照）及び第2表示媒体（図2の符号13B、14B参照）と、該第1表示媒体に沿って該基板上に配置された第1表示電極4Aと、該第1表示電極4Aに電気的に接続されてなる第1スイッチング素子5Aと、前記第2表示媒体に沿って該基板上に配置された第2表示電極4Bと、該第2表示電極4Bに電気的に接続されてなる第2スイッチング素子5Bと、を備えている。

【0017】そして、前記一の基板2は、第1サブ基板2Aと第2サブ基板2Bとが積層されて構成されており、少なくとも前記第1スイッチング素子5A及び前記第2スイッチング素子5Bはこれらのサブ基板2A、2Bの間に配置されている。そして、この両面表示装置D<sub>1</sub>は、前記第1スイッチング素子5Aを介して前記第1表示電極4Aに適宜電圧を印加すると共に前記第2スイッチング素子5Bを介して前記第2表示電極4Bに適宜電圧を印加することによって前記第1表示媒体及び前記第2表示媒体をそれぞれ駆動して両面表示を行うようになっている。

【0018】ここで、上述した第1表示媒体及び第2表示媒体には、

\* マイクロカプセル型電気泳動表示（NATURE, Vol. 394 [16], p. 253～255, 1998）や、

\* 微小ボール回転型表示 (Proc. of the SID, Vol. 1118, 3/4, p289~293, 1977) や、

\* コレステリック液晶表示 (J. of SID, Vol. 15 [3], p269~274, 1997)、

\* 水平移動型電気泳動表示 (特開昭49-024695号公報)、  
を用いれば良い。

【0019】この場合、前記第1スイッチング素子5A及び前記第2スイッチング素子5Bは、前記第1サブ基板2A又は前記第2サブ基板2Bの同じ面（すなわち、第1サブ基板2Aにおける第2サブ基板2Bに対向する側の面、又は第2サブ基板2Bにおける第1サブ基板2Aに対向する側の面）に形成すると良い。

【0020】ここで、“基板の面に形成されている”とは、基板の表面に接触するように形成されていることのみを意味するものではなく、何らかの膜を介した状態で基板の表面とは接触しないようにして形成されていることをも意味するものとする（以下、同じ）。

【0021】また、図3(a)に詳示するように、前記第1スイッチング素子15A及び前記第2スイッチング素子15Bに複数の走査電極6を電氣的に接続し、不図示の走査電極制御回路からこれらの走査電極6を介して各スイッチング素子15A、15Bに電圧を印加し、各スイッチング素子15A、15Bのオン/オフを制御すると良い。なお、1本の走査電極6は、第1スイッチング素子15Aだけ或は第2スイッチング素子15Bだけに接続されるものであっても良いが（不図示）、図3(a)に示すように、いくつかの第1スイッチング素子15A及び第2スイッチング素子15B（すなわち、前記複数の第1スイッチング素子15Aのうちの一部のスイッチング素子並びに前記複数の第2スイッチング素子15Bのうちの一部のスイッチング素子）に接続されるようにしても良い。また、これらの走査電極6は前記第1サブ基板2A及び第2サブ基板2B、12Bの間に配置すると良く、そのようにすることにより、表示面の平坦性が損なわれることがない。走査電極6を両サブ基板の間に配置した場合には、走査電極6の厚みを通常より厚く0.5~10 $\mu$ m程度にでき、電極抵抗を小さくして駆動電圧降下等を抑制できる。

【0022】さらに、図3(a)に詳示するように、前記第1スイッチング素子15Aに電氣的に接続された第1信号電極7A、並びに、前記第2スイッチング素子15Bに電氣的に接続された第2信号電極7Bを、備え、これらの第1及び第2信号電極7A、7Bに信号電極制御回路（不図示）を接続して前記第1表示電極4A及び前記第2表示電極4Bに適宜電圧を印加するようにしても良い。これらの信号電極7A、7Bは、前記第1サブ基板2A及び第2サブ基板2B、12Bの間に配置すると良く、前記第1サブ基板2A又は前記第2サブ基板2

B、12Bの同じ面に形成すると良い。

【0023】一方、前記第1表示電極4Aは、図1(a)~(c)においては前記一の基板2、12、22における上側の面に形成されているが、もちろんこれに限る必要はない。例えば、不図示の第1表示媒体を前記一の基板2と共に挟み込むように基板1を配置して、前記第1表示電極4Aを該基板1の表面に形成しても良い。同様に、前記第2表示電極4Bは、図1(a)~(c)においては前記一の基板2、12、22における下側の面に形成されているが、もちろんこれに限る必要はない。例えば、不図示の第2表示媒体を前記一の基板2と共に挟み込むように基板3を配置して、前記第2表示電極4Bを該基板3の表面に形成しても良い。

【0024】また一方、前記第1サブ基板2A、12A、22Aに貫通孔8Aを形成すると共に該貫通孔8Aに連結電極9Aを配置し、前記第1スイッチング素子5A、15Aと前記第1表示電極4Aとの電氣的接続はこの連結電極9Aを介して行うようにすると良い。同様に、前記第2サブ基板2B、12B、22Bに貫通孔8Bを形成すると共に該貫通孔8Bに連結電極9Bを配置し、前記第2スイッチング素子5B、15Bと前記第2表示電極4Bとの電氣的接続はこの連結電極9Bを介して行うようにすると良い。

【0025】一方、基板1、3としては、ガラス基板や、フレキシブルなポリマー基板を用いれば良い。

【0026】また、前記第1サブ基板及び第2サブ基板にはガラス基板や、ポリエーテルサルホン（PES）或はポリエチレンテレフタレート（PET）等のプラスチックフィルム等を用いることができる。さらに、一方のサブ基板をガラスやプラスチックにて形成すると共に、他方のサブ基板を、アクリル樹脂、ポリシロキサン樹脂、ウレタン樹脂等の樹脂材料にて形成しても良い。このような樹脂材料を用いる場合、樹脂モノマーと重合開始剤とからなる2液混合タイプの樹脂ペーストを印刷法等によって他方の基板の表面に平坦に塗布し、熱重合・光重合等によって硬化して基板を形成すると良い。さらに、無機材料を蒸着させることによって形成しても良い。なお、2液混合タイプの樹脂ペーストとしては、加熱によってラジカルが発生し重合反応が促進されるタイプのものや、紫外線照射によってラジカルが発生し重合反応が促進されるタイプのものを用いれば良い。なお、これらの第1サブ基板及び第2サブ基板には平坦化層を用いることができる。また、両方の基板は同じ面積である必要はなく、一方のサブ基板が他方のサブ基板に部分的に積層されていても良い。

【0027】ところで、かかる一の基板2、12、22は、不透光であることが好ましく、具体的には、第1サブ基板2A、12A、22A、第2サブ基板2B、12B、22B、接着剤12C（詳細は後述）、着色層のうち少なくとも1つを不透光性にするると良い。

【0028】また、両サブ基板2A及び2B、12A及び22A、又は12B及び22Bは、積層させて用いるため、積層させた状態で所望の強度があれば良く、軽量化のためには出来るかぎり薄い方が好ましい。

【0029】さらに、第1及び第2スイッチング素子5A、15A、5B、15Bとしては、TFT等の薄膜トランジスタ素子や、非線形ダイオード特性を発現するMIM型スイッチング素子等を用いることができる。なお、ポリマー膜の表面にスイッチング素子を形成する技術に関する研究報告が、

- \* “Appl. Phys. Lett., vol. 70, No. 3, p. 342-344, 1997”や、
- \* “SCIENCE, Vol. 278 [17], p. 383-384, 1997”や、
- \* “NATURE, Vol. 394 [16], p. 253-255, 1998”や、
- \* “J. in Proc. Materials Research Soc. BS, 2, 1998”にてなされてお

- \* レーザーアニール法などによってポリSiなどの無機材料からなるスイッチング素子を低温でポリマー基板上に形成する方法や、

- \* ポリイミドやポリアニリン等のポリマー材料を印刷法等によって成膜しスイッチング素子をポリマー基板上に形成する方法、

を用いることによって、基板としてフレキシブルなポリマー基板を使用することが可能となり、フレキシブルな両面表示装置を実現できる。

【0030】なお、本実施の形態に係る両面表示装置において、図8(a)に示すように、第1表示電極4Aに接続される第1電荷蓄積容量10Aと、第2表示電極4Bに接続される第2電荷蓄積容量10Bとを配置する場合、これらの電荷蓄積容量10A、10Bは、前記第1サブ基板22Aと前記第2サブ基板22Bとの間に配置すると良く、前記第1サブ基板22A又は前記第2サブ基板22Bの同じ面に形成すると良い。

【0031】なお、以上の説明においては、中間の支持基板と、その両側に対向して配置される2枚の対向基板からなるセルについて述べたが、本発明は、必ずしも基板を3枚用いる構成に限定されるわけではない。一例として、1枚の支持基板上のどちらか一方の面に両面用のスイッチング素子を、表裏両面に表示電極をそれぞれ配置し、この表示電極上にマイクロカプセル型電気泳動表示素子、高分子分散型液晶素子などのポリマーシート、または有機ELなどの固体積層薄膜からなる表示媒体層を形成し、更にその上に駆動用透明電極膜、保護膜を順次形成する構成が考えられる。また他の例としては、上述した水平移動型電気泳動表示装置（特開昭49-024695号公報）において、泳動液体を封止する手段として、対向基板をスペーサーを介して貼り合わせるの

ではなく、画素間の隔壁などが一体化されたシリコンゴムなどの樹脂性キャビティをレプリカ法などを用いて形成する構成が考えられる。

【0032】次に、本発明に係る両面表示装置の製造方法について説明する。

【0033】上述した両面表示装置（例えば、図1(a)に示す両面表示装置D<sub>1</sub>）を製造するに当たっては、

- \* 少なくとも一の基板2を配置する工程と、
- \* 該一の基板2の表裏にそれぞれ第1表示媒体及び第2表示媒体を配置する工程と、
- \* 該第1表示媒体に沿うように第1表示電極4Aを配置する工程と、
- \* 前記第2表示媒体に沿うように第2表示電極4Bを配置する工程と、
- \* 該第1表示電極4Aに第1スイッチング素子5Aを電氣的に接続する工程と、
- \* 該第2表示電極4Bに第2スイッチング素子5Bを電氣的に接続する工程と、

を適宜実施する。なお、前記一の基板2は、第1サブ基板2Aと第2サブ基板2Bとを積層させて構成し、少なくとも前記第1スイッチング素子5A及び前記第2スイッチング素子5Bはこれらのサブ基板2A、2Bの間に配置する。

【0034】なお、上述したように前記第1サブ基板及び第2サブ基板にガラス基板やプラスチックフィルム等を用いる場合には、これらのサブ基板の積層は、

- \* 前記第1サブ基板及び前記第2サブ基板のうちの一方のサブ基板（図1(a)の符号2A参照）を、加熱・軟化させた状態で他方のサブ基板（同図の符号2B参照）に密着させ、その後冷却することによって貼り合わせる方法や、

- \* 両方のサブ基板を接着剤12C等で接着する方法（図1(b)参照）、等によって行えば良い。ここで、前者の方法を用いる場合には、前記加熱・軟化させる方のサブ基板に、前記加熱・軟化させない方のサブ基板よりも軟化温度の低い材料を用い、一方のサブ基板のみが軟化する温度に加熱すると良い。さらに、一方のサブ基板（図1(c)の符号22B）にガラスやプラスチックを用いると共に他方のサブ基板（図1(c)の符号22B）に樹脂材料を用いる場合には、該樹脂材料を軟化されたペーストの状態では他方のサブ基板に密着させ、その後硬化させることによってサブ基板の形成及びサブ基板の積層を同時に行うようにすると良い。

【0035】次に、本実施の形態の効果について説明する。

【0036】本実施の形態によれば、少なくとも前記第1スイッチング素子5A、15A及び前記第2スイッチング素子5B、15Bが、互いに積層された第1サブ基板2Aと第2サブ基板2B、12B、22Bの間に配置されている。したがって、上述のように第1表示媒体に

沿って配置される第1表示電極4Aや、第2表示媒体に沿って配置される第2表示電極4Bは、スイッチング素子5A、15A、5B、15Bの配置位置の影響を受けずに大きな面積で設けることができ、1つ1つの画素面積を大きくできて開口率を向上できる。

【0037】また、第1及び第2スイッチング素子5A、5B（或は15A、15B）を同じ面に形成した場合には、スイッチング素子を形成する工程が1回で済むことから、該工程を2回以上実施する場合に比べて製造コストを低減できる。さらに、2種類のスイッチング素子5A、5B（或は15A、15B）の形成は同時に行われることから、従来のようなプロセスダメージを回避できる。

【0038】また、第1及び第2電荷蓄積容量10A、10Bや、第1及び第2信号電極7A、7Bや、走査電極6等をそれぞれ同じ面に形成した場合には、製造コストを低減できる。

【0039】さらに、走査電極6が、いくつかの第1スイッチング素子5A、15A及び第2スイッチング素子5B、15Bに共通に接続されるようにした場合には、第1スイッチング素子5A、15A及び第2スイッチング素子5B、15Bに同じ走査電極制御回路を用いることができる。その結果、第1スイッチング素子5A、15A及び第2スイッチング素子5B、15Bに別々に走査電極制御回路を設ける場合に比べて該制御回路が1つで済み、その分、コストを低減できる。

【0040】

【実施例】以下、実施例に沿って本発明を更に詳細に説明する。

【0041】（実施例1）本実施例においては、図2乃至図4に示す両面表示型ディスプレイ（上下電極型電気泳動表示素子）D<sub>2</sub>を作成した。

【0042】ここで、図2は、本発明に係る両面表示型ディスプレイの構造の一例を示す断面図であり、図3(a)は、図2のE<sub>1</sub> - E<sub>1</sub> 矢視図であり、同図(b)は、同図(a)に示すA<sub>1</sub> - A<sub>1</sub> 線に沿った断面図であり、同図(c)は、同図(a)に示すA<sub>2</sub> - A<sub>2</sub> 線に沿った断面図であり、図4(a)は、図2のE<sub>2</sub> - E<sub>2</sub> 矢視図であり、図4(b)は、図2のE<sub>3</sub> - E<sub>3</sub> 矢視図である。

【0043】すなわち、本実施例においては、一の基板としての中間基板12を挟み込むようにそれぞれ上側基板1や下側基板3を配置し、上側基板1や下側基板3には透明なガラス基板を用い、中間基板12は、TiO<sub>2</sub>が分散された不透明な白色ガラス（第2サブ基板）12Bと、ポリエーテルサルフォン（PES）からなるプラスチックフィルム（第1サブ基板）12Aとを接着剤12Cによって貼り合わせて構成した。

【0044】また、図3(a)に詳示するように、表面用TFT（第1スイッチング素子）15Aと裏面用TFT（第2スイッチング素子）15Bと走査電極6と第1信

号電極7Aと第2信号電極7Bとは、いずれも白色ガラス12Bの上面に形成した。なお、表面用TFT15A及び裏面用TFT15Bは、各画素の近傍に1つずつ配置した。また、走査電極6は、画素と画素との間を通るように図3(a)に示す上下方向に画素列に相当する本数配置し、第1信号電極7A及び第2信号電極7Bは、画素と画素との間を通るように図3(a)に示す左右方向に画素行の2倍に相当する本数配置した。なお、本実施例においては、説明の便宜上、画素の個数をm×n個、走査電極6の本数をm本、第1信号電極7Aの本数をn本、第2信号電極7Bの本数をn本とする。

【0045】一方、第1表示電極4Aは、図2及び図4(a)に示すようにプラスチックフィルム12Aの表面に画素毎に配置してマトリクス状の電極を構成させ、第2表示電極4Bは、図2及び図4(b)に示すように白色ガラス12Bの表面に画素毎に配置してマトリクス状の電極を構成させた。

【0046】また、図3(b)に示すように、白色ガラス12Bに貫通孔8Bを形成すると共に該貫通孔8Bに連結電極9Bを配置し、図3(c)に示すように、プラスチックフィルム12Aに貫通孔8Aを形成すると共に該貫通孔8Aに連結電極9Aを配置した。なお、連結電極9A、9Bの径を20μmとし、連結電極用パッドは、連結電極9A、9Bよりもやや大きめの40μm径の円形パッドとした。

【0047】そして、各表面用TFT15Aは、そのドレイン電極を連結電極9Aを介して第1表示電極4Aに電気的に接続し、各裏面用TFT15Bは、そのドレイン電極を連結電極9Bを介して第2表示電極4Bに電気的に接続した。また、各表面用TFT15Aのソース電極は第1信号電極7Aに電気的に接続し、ゲート電極は走査電極6に電気的に接続した。さらに、各裏面用TFT15Bのソース電極は第2信号電極7Bに接続し、ゲート電極は走査電極6に接続した。

【0048】さらに、上側基板1及び下側基板3の表面には、表示電極4A、4Bに対向するようにそれぞれ第1コモン電極11A及び第2コモン電極11Bを形成した。なお、駆動時には、これらのコモン電極11A、11Bは基準電位に保持した。

【0049】またさらに、上側基板1と中間基板12との間には着色液体（第1表示媒体）13Aと帯電させた着色泳動微粒子（第1表示媒体）14Aとを配置し、中間基板12と下側基板3との間には着色液体（第2表示媒体）13Bと帯電させた着色泳動微粒子（第2表示媒体）14Bとを配置し、これらの基板間隙は密閉部材15にて封止した。

【0050】また、着色泳動微粒子14A、14Bには、平均粒径5μmの白色のTiO<sub>2</sub>を用い、着色液体13A、13Bには、青色染料を分散させたシリコンオイルを用いた。



【0051】次に、両面表示型ディスプレイD<sub>2</sub>の製造方法について説明する。

【0052】両面表示型ディスプレイD<sub>2</sub>の製造に際しては、まず、白色ガラス12Bの表面にレジスト膜を形成し、走査電極6や連結電極パッド等を形成する部分のみをパターン露光して潜像を形成した。また、白色ガラス12Bの裏面にもレジスト膜を形成し、第2表示電極4Bや連結電極パッド等を形成する部分のみをパターン露光して潜像を形成した。

【0053】次に、両面のレジスト膜を現像し、露光部分を除去してネガ像を形成した。

【0054】その後、YAGレーザーを用いて、白色ガラス12Bの電極パッドを形成する部分に、径20 $\mu$ mの貫通孔8Bを形成した。

【0055】さらに、白色ガラス12Bの上下両面にA1膜をスパッタリング法にて形成した。これにより、レジスト膜が除去された部分（走査電極6等が形成される部分や貫通孔8Bの内面）にはA1被膜が形成された。

【0056】次に、樹脂ペースト（金属微粒子が分散された導電性ペースト）を印刷によって貫通孔8Bの部分に塗布し、該塗布した樹脂ペーストをブレード等によって貫通孔内に充填し、さらに、ブレードによって余分な樹脂ペーストを除去した。このようにして貫通孔内に充填した樹脂ペーストは、加熱によって硬化させた。

【0057】なお、本実施例においては樹脂ペーストとして、金属微粒子が分散された導電性ペーストを用いたが、カーボン微粒子が分散された導電性ペーストを用いても良く、絶縁性ペーストを用いても良い。また、本実施例においては樹脂ペーストを印刷によって塗布したが、ノズルによって貫通孔内に加圧注入するようにしても良く、金属メッキ法によって貫通孔内に電極材料を充填するようにしてもよい。

【0058】その後、白色ガラス12Bに残っているレジスト膜をA1膜と共にリフトオフし、第2表示電極4Bや走査電極6等を作成した。

【0059】次に、共通走査電極6の表面であって、TFT15A、15Bを形成する部分や信号電極7A、7Bが交差する部分には、陽極酸化処理を施してAl<sub>2</sub>O<sub>3</sub>を形成した。

【0060】その後、スパッタリング法を用いてTa<sub>2</sub>O<sub>5</sub>からなる絶縁層（不図示）を形成した。なお、本実施例においてはスパッタリング法を用いたが、もちろんこれに限る必要はなく、他の方法（例えば、プラズマCVD法）を用いても良い。また、絶縁層は、SiO<sub>2</sub>又はSiN<sub>x</sub>によって形成しても良い。

【0061】次に、プラズマCVD法を用いて、a-Siとエッチング保護膜のSiN<sub>x</sub>を連続積層し、エッチング保護膜のパターン形成を行った。その後、n<sup>+</sup>a-Siのオーミック層を形成し、a-Siの島を形成した。さらに、Crをスパッタリング法によって成膜する

と共にバタニング処理して、ドレイン電極、ソース電極、第1信号電極7A及び第2信号電極7Bを形成した。その後、バッシバージョン膜としてSiN<sub>x</sub>膜を基板全体に形成した。

【0062】一方、プラスチックフィルム12Aの表面全体にレジスト膜を形成し、第1表示電極4Aや連結電極パッド等を形成する部分のみをパターン露光して潜像を形成した。その後、レジスト膜を現像し、露光部分を除去してネガ像を形成した。

【0063】次に、プラスチックフィルム12Aの裏面全体に接着性樹脂ペースト12Cを0.5～5 $\mu$ mの厚みに塗布し、このプラスチックフィルム12Aと白色ガラス12Bとを、アライメントマークによって位置合わせを行いながら貼り合わせ、その後、接着性樹脂ペーストの硬化処理を行った。これによって中間基板2が完成した。なお、本実施例においては、接着性樹脂ペーストとして体積収縮の少ないエポキシ樹脂（商品名：アラルグイト）を用いた。

【0064】その後、プラスチックフィルム12A及び接着剤12Cを貫通する貫通孔8Aを、YAGレーザーを用いて形成した。なお、この貫通孔8Aは、白色ガラス12Bの電極パッドを形成する部分に、該電極パッドが露出されるように形成した。次に、A1を蒸着し、貫通孔8Aに樹脂ペーストを充填、レジストをリフトオフし、第1表示電極4A、連結電極9A及び連結電極用パッドを作成した。

【0065】一方、上側基板1の表面にはITO（インジウム・ティン・オキサイド）薄膜をスパッタリング法にて形成し、これをバタニングしてコモン電極11Aを形成した。また、下側基板3についても同様の方法でコモン電極11Bを形成した。

【0066】次に、これら3枚の基板1、12、3を、不図示のスペーサーを挟むようにして50 $\mu$ mの間隔で貼り合わせ、それらの基板間隙には、着色泳動微粒子14A、14B及び着色液体13A、13Bを注入した。そして、基板間隙は密閉部材15によって封止した。

【0067】次に、両面表示型ディスプレイD<sub>2</sub>の駆動方法について説明する。

【0068】表側に表示する画像情報及び裏側に表示する画像情報は、画像情報処理回路（不図示）に送られ、それぞれm×n個の画素情報に分割される。

【0069】そして、第1信号電極7A及び第2信号電極7Bの配置に対応して、表面用画素情報及び裏面用画素情報が交互に配列された2n個の画素情報からなる信号情報が、各走査電極6について形成され、フレームメモリ（不図示）に記憶される。

【0070】この状態で、タイミング回路（不図示）を介して、走査電極制御回路から1本目の共通走査電極6には選択信号パルス電圧が印加され、残りの(m-1)本の共通走査電極6には非選択信号パルス電圧が印加さ

れる。これにより、選択された共通走査電極6に沿ったTFT15A、15Bは全てオンされ、他の共通走査電極6に沿ったTFT15A、15Bは全てオフされる。

【0071】そして、選択期間に同期するように、フレームメモリより第1列目の共通走査電極6に対応する信号情報が信号電極制御回路に送られ、全ての第1信号電極7A及び第2信号電極7Bに対して画素情報が送られる。第1列目の共通走査電極6に沿った画素では、表示電極4A、4B及びコモン電極11A、11Bに印加された電圧に応じて泳動微粒子14A、14Bが移動し、表示が行われる。

【0072】このような駆動を他の共通走査電極6に対しても行うことにより、両面表示が可能となる。

【0073】次に、本実施例の効果について説明する。

【0074】本実施例によれば、プラスチックフィルム12Aの上面及び白色ガラス12Bの下面には第1表示電極4A及び第2表示電極4Bを形成するだけで、TFT15A、15Bや走査電極6や信号電極7A、7Bを形成しなかった。その結果、表示電極4A、4Bは、TFT15A、15B等の配置位置の影響を受けずに大きな面積で設けることができ、1つ1つの画素面積を大きくできて開口率を向上できる。

【0075】また、本実施例によれば、表面用TFT15Aと裏面用TFT15Bとを同じ面（白色ガラス12Bの上面）に形成したため、それらのTFT15A、15Bを1回の製造工程で形成することができ、その結果、製造コストを低減できると共に従来のようなプロセスダメージを回避できる。

【0076】さらに、同じ走査電極6及び走査電極制御回路にて表面用TFT15A及び裏面用TFT15Bの両方を駆動するようにしたため、別々に駆動する場合に比べてコストを低減できる。

【0077】（実施例2）本実施例においては、図5及び図6に示す両面表示型ディスプレイ（微小ボール回転型表示素子）D<sub>1</sub>を作成した。

【0078】ここで、図5は、本発明に係る両面表示型ディスプレイの構造の一例を示す断面図であり、図6(a)は、図5のE<sub>1</sub>-E<sub>1</sub>矢視図であり、同図(b)は、同図(a)に示すA<sub>1</sub>-A<sub>1</sub>線に沿った断面図であり、同図(c)は、同図(a)に示すA<sub>2</sub>-A<sub>2</sub>線に沿った断面図である。

【0079】すなわち、中間基板2の構成部材である第2サブ基板2Bには、実施例1と同様の白色ガラスを用いたが、第1サブ基板2Aには、ポリエチレンテレフタレート（PET）からなる200μm厚のプラスチックフィルムを用い、白色ガラス2Bとプラスチックフィルム2Aとの貼り合わせは、プラスチックフィルム2Aを加熱・軟化させて白色ガラス2Bに加圧・密着させることによって行った。また、第1及び第2スイッチング素子5A、5BにはMIM素子（以下、特に区別を要する

場合には“表面用MIM素子5A”“裏面用MIM素子5B”とする）を用いた。なお、走査電極6、第1表示電極4A及び第2表示電極4Bについては実施例1と同様の構成とし、白色ガラス2B及びプラスチックフィルム2Aには実施例1と同様に貫通孔SA、SBを形成すると共に該貫通孔SA、SBに連結電極9A、9Bを配置した。そして、表面用MIM素子5Aは実施例1のTFT15Aと同様に走査電極6に重なるように配置し、表面用MIM素子5Aの上部電極は連結電極9Aを介して第1表示電極4Aに接続し、裏面用MIM素子5Bも実施例1のTFT15Bと同様に走査電極6に重なるように配置し、裏面用MIM素子5Bの上部電極は連結電極9Bを介して第2表示電極4Bに接続した。

【0080】さらに、上側基板1及び下側基板3の表面には、実施例1と同様に第1コモン電極11A及び第2コモン電極11Bをそれぞれ形成し、これらのコモン電極11A、11Bは不図示の信号電極によってそれぞれ配線した。

【0081】また、基板間隙には、キャビティを有するシリコンゴム支持体（第1表示媒体、第2表示媒体）23A、23Bを配置し、各キャビティには2色ボール（第1表示媒体、第2表示媒体）24A、24Bを回転自在に配置した。さらに、各キャビティと2色ボール24との間には、摩擦低減のためにシリコンオイルを潤滑液として充填した。

【0082】その他の構造は実施例1のものと同様とした。

【0083】次に、両面表示型ディスプレイD<sub>1</sub>の製造方法について説明する。

【0084】まず、実施例1と同様に、白色ガラス2Bの上下両面にレジスト膜を形成し、パターン露光して潜像を形成した。そして、両面のレジスト膜を現像してネガ像を形成すると共に貫通孔SBを形成した。

【0085】その後、白色ガラス2Bの上下両面にタンタル膜をスパッタリング形成した。なお、貫通孔SBの内部には、実施例1と同様の方法によって導電性ペーストを充填した。

【0086】次に、MIM素子5A、5Bを形成した。すなわち、白色ガラス2Bの上面に再びレジスト膜を形成し、共通走査電極6の表面の一部（後にMIM素子5A、5Bを形成する部分）のみをパターンニングによって除去し、該部分に陽極酸化処理を施して約60nm厚のTa<sub>2</sub>O<sub>5</sub>陽極酸化膜を形成した。次に、Cr薄膜をスパッタリング法によって形成すると共にパターンニングしてMIM上部電極を形成した。これによって、MIM素子5A、5Bが形成された。その後、実施例1と同様にパッシベーション膜を形成した。

【0087】次に、プラスチックフィルム2Aを白色ガラス2Bに貼り合わせた。すなわち、白色ガラス2Bをホットプレートにて180〜220℃の温度に加熱し、

その白色ガラス2 Bの表面にプラスチックフィルム2 Aを密着させ、テフロンプレートを経て約1分間加圧したのち徐冷してテフロンプレートを除去した。これにより、プラスチックフィルム2 Aは、表面の平坦性を維持しながら白色ガラス2 Bに接着された。

【0088】次に、プラスチックフィルム2 Aの表面にレジスト膜を成膜して、第1表示電極4 A、及び連結電極パッド等に相当する部分を露光・現像し、ネガパターンを形成した。その後、プラスチックフィルム2 Aを貫通する貫通孔8 Aを、YAGレーザーを用いて形成した。なお、この貫通孔8 Aは、白色ガラス2 Bの電極パッドを形成する部分に、該電極パッドが露出されるように形成した。次に、A1を蒸着し、貫通孔8 Aに樹脂ペーストを充填し、レジストをリフトオフし、第1表示電極4 A、連結電極9 A及び連結電極用パッドを作成した。

【0089】また、上側基板1及び下側基板3には、実施例1と同様の方法によってコモン電極11 A、11 Bを形成した。

【0090】次に、N. K. Sheridanらによって提案されている方法(Proc. of the SID, Vol. 118, 3/4, p289~293, 1977)によって微粒子回転型表示素子を形成した。すなわち、平均粒径50  $\mu\text{m}$ の2色ボールが分散されたシリコンゴムペーストを第1コモン電極11 Aの表面及び第2コモン電極11 Bの表面にそれぞれ100  $\mu\text{m}$ の厚さに塗布・硬化し、シリコンオイル中に浸漬させた。シリコンゴムペーストは、シリコンオイル中に浸漬されることによって膨潤し、2色ボール24とシリコンゴム23とが剥離して微小隙間が形成されると共に、それらの微小隙間の間にシリコンオイルが充填される。最後に、これら3枚の基板1、2、3を貼り合わせ、基板間隙は密閉部材15によって封止した。

【0091】本実施例に係るディスプレイD<sub>1</sub>は、実施例1と同様の方法によって駆動したが、各画素では、MIM素子5 A、5 Bの非線形双方向ダイオード特性を反映した急峻な閾値特性が付与されており、閾値以上の電圧が印加された1列目の選択画素のMIMダイオードは低抵抗なオン状態となり、一方、閾値以下の電圧が印加される1列目及び2~m列の非選択画素のMIMダイオードは高抵抗なオフ状態を維持する。このようにして各画素の微小ボール24はクロストークすることなく画像情報を反映した適正な状態に回転し所望の表示状態が実現される。以下順番に共通走査電極6を順次選択しながら、1走査電極6ずつ同様の表示書き込みを両面に対して同時に行い、両面の画像形成を完了する。

【0092】本実施例によれば、実施例1と同様の効果が得られた。

【0093】(実施例3) 本実施例においては、図7乃至図9に示す両面表示型ディスプレイ(ネマチック液晶

表示素子) D<sub>2</sub>を作成した。

【0094】ここで、図7は、本発明に係る両面表示型ディスプレイの構造の一例を示す断面図であり、図8(a)は、図7のE<sub>1</sub>-E<sub>1</sub>矢視図であり、同図(b)は、同図(a)に示すA<sub>1</sub>-A<sub>1</sub>線に沿った断面図であり、同図(c)は、同図(a)に示すA<sub>2</sub>-A<sub>2</sub>線に沿った断面図である。

【0095】すなわち、本実施例においては、中間基板22の構成部材である第2サブ基板22 Bには、TiO<sub>2</sub>が分散された不透明な白色ガラスを用い、第1サブ基板22 Aには、紫外線照射等によって硬化される平坦化層を用い、白色ガラス22 Bと平坦化層22 Aとの貼り合わせは、白色ガラス22 Bに樹脂ペーストを直接塗布した後硬化させることによって行った。また、白色ガラス22 Bの表面には、実施例1と同様に、表面用TF<sub>1</sub>T(第1スイッチング素子)15 Aと裏面用TF<sub>2</sub>T(第2スイッチング素子)15 Bと走査電極6と第1信号電極7 Aと第2信号電極7 Bとを形成した。また、第2表示電極4 Bや貫通孔8 A、8 Bや連結電極9 A、9 Bや第1コモン電極11 Aや第2コモン電極11 Bも、実施例1と同様の形状・材料で形成した。さらに、第1表示電極4 Aは、平坦化層22 Aの表面に実施例1と同様の形状に形成した。

【0096】但し、白色ガラス22 Bの下面には、実施例1と異なり、第2表示電極4 Bの他に、第1電荷蓄積容量10 Aや第2電荷蓄積容量10 Bや電荷蓄積容量用コモン電極10 Cを形成した。また、表示電極4 A、4 B及びコモン電極11 A、11 Bの表面には、不図示の配向膜を形成し、各配向膜にはラビング処理を施した。

【0097】その後、上側基板1と中間基板2との間、及び中間基板2と下側基板3との間にはネマチック液晶(第1表示媒体、第2表示媒体)33 A、33 Bをそれぞれ配置した。なお、ネマチック液晶33 A、33 Bは一樣にツイスト配向している。

【0098】その他の構成は実施例1と同様とした。

【0099】次に、両面表示型ディスプレイD<sub>2</sub>の製造方法について説明する。

【0100】実施例1と同様に、まず、白色ガラス22 Bの上下両面にレジスト膜を形成し、パターン露光して潜像を形成し、現像し露光部分を除去した。なお、白色ガラス22 Bの下面には、電荷蓄積容量10 A、10 Bや電荷蓄積容量用コモン電極10 C等が形成される部分も除去した。次に、実施例1と同様の方法によって貫通孔8 Bを形成した。

【0101】さらに、実施例1と同様に、白色ガラス22 Bの上下両面にA1膜をスパッタリング形成し、貫通孔8 Bの内部に樹脂ペーストを充填した。

【0102】その後、実施例1と同様に、白色ガラス22 Bに残っているレジスト膜をA1膜と共にリフトオフし、第1表示電極4 Aや共通走査電極6や連結電極9 B

や電極パッドや第2表示電極4B等を作成した。

【0103】次に、白色ガラス22Bの下面には、フォトリソグラフィ法やスパッタリング法やプラズマCVD法を用いて、電荷蓄積容量の中間絶縁層としてのSiN<sub>x</sub>や、上部電極及び連結電極パッドへの配線電極としてのCr薄膜を形成しパターニングした。

【0104】その後、実施例1と同様の方法によってFT15A、15Bやパッシベーション膜や信号電極7A、7Bを形成した。

【0105】次に、白色ガラス22Bの表面全面に樹脂ペーストを0.5～50μm程度の厚みに印刷し、これを硬化させて平坦化層22Aを形成した。

【0106】その後、平坦化層22Aの表面全体にレジスト膜を形成し、第1表示電極4Aや貫通孔8Aの電極パッド等を形成する部分のみをパターン露光して潜像を形成した。次に、レジスト膜を現像し、露光部分を除去してネガ像を形成した。さらに、平坦化層22Aには、実施例1と同様の方法によって貫通孔8Aや連結電極9Aを形成した。その後、A1を蒸着し、貫通孔8Aに樹脂ペーストを充填、レジストをリフトオフし、第1表示電極4A、連結電極9A及び連結電極用パッドを作成した。

【0107】一方、上側基板1及び下側基板3の表面には、実施例1と同様の方法によってコモン電極11A、11Bを形成した。

【0108】その後、各コモン電極11A、11Bの表面、及び各表示電極4A、4Bの表面にはポリイミド配向膜(不図示)を形成し、互いに直交する方向にラビング処理を施した。

【0109】そして、これら3枚の基板1、22、3を、不図示のスペーサーを挟むようにして10μmの間隔で貼り合わせ、それらの基板間隙にはネマチック液晶33A、33Bを注入し、基板間隙は密閉部材15によって封止した。

【0110】本実施例に係る両面表示型ディスプレイDは、実施例1と同様の方法によって駆動した。

【0111】次に、本実施例の効果について説明する。

【0112】本実施例によれば、実施例1と同様の効果が得られた。

【0113】また、本実施例によれば、電荷蓄積容量10A、10Bの付加によって液晶33と電荷蓄積容量10A、10Bとからなる回路の時定数が増加するため、表示電極4A、4Bに印加した電圧の減衰を遅くでき、その結果、高いコントラストの表示が可能となった。

【0114】さらに、第1及び第2電荷蓄積容量10A、10Bを同じ面(白色ガラス22Bの上面)に形成したため、それらを1回の製造工程で形成することができてコスト低減が図れた。

【0115】なお、上述した各実施例ではスイッチング素子を配置したアクティブマトリクス構造としたが、図

9に示すように単純マトリクス構造としても良い。

【0116】

【発明の効果】以上説明したように、本発明によると、少なくとも前記第1スイッチング素子及び前記第2スイッチング素子が、互いに積層された第1サブ基板と第2サブ基板の間に配置されている。したがって、第1表示媒体に沿うように配置される第1表示電極や、第2表示媒体に沿うように配置される第2表示電極は、スイッチング素子の配置位置の影響を受けずに大きな面積で設けることができ、1つ1つの画素面積を大きくできて開口率を向上できる。

【0117】また、第1及び第2スイッチング素子を同じ面に形成した場合には、スイッチング素子を形成する工程が1回で済むことから、該工程を2回以上実施する場合に比べて製造コストを低減できる。さらに、2種類のスイッチング素子の形成は同時に行われることから、従来のようなプロセスダメージを回避できる。

【0118】さらに、第1及び第2電荷蓄積容量や、第1及び第2信号電極や、走査電極6等をそれぞれ同じ面に形成した場合には、製造コストを低減できる。

【0119】またさらに、走査電極が、いくつかの第1スイッチング素子及び第2スイッチング素子に共通に接続されるようにした場合には、第1スイッチング素子及び第2スイッチング素子に同じ走査電極制御回路を用いることができる。その結果、第1スイッチング素子及び第2スイッチング素子に別々に走査電極制御回路を設ける場合に比べて該制御回路が1つで済み、その分、コストを低減できる。

【図面の簡単な説明】

【図1】本発明に係る両面表示装置の構造の一例を示す断面図。

【図2】本発明に係る両面表示装置の構造の一例を示す断面図。

【図3】本発明に係る両面表示装置の構造の一例を示す図。

【図4】本発明に係る両面表示装置の構造の一例を示す図。

【図5】本発明に係る両面表示装置の構造の一例を示す断面図。

【図6】本発明に係る両面表示装置の構造の一例を示す図。

【図7】本発明に係る両面表示装置の構造の一例を示す断面図。

【図8】本発明に係る両面表示装置の構造の一例を示す図。

【図9】本発明に係る両面表示装置の構造の一例を示す図。

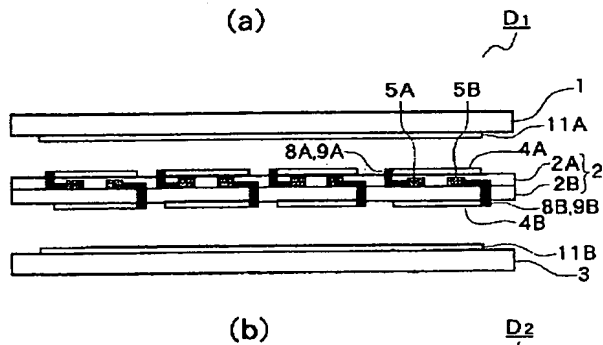
【図10】ペーパーライクディスプレイの従来構造の一例を示す断面図。

【符号の説明】

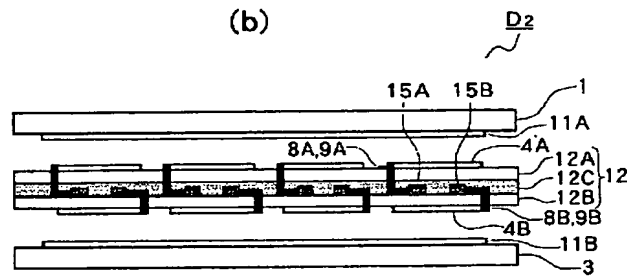
- 1 上側基板  
 2 中間基板 (一の基板)  
 3 下側基板  
 4A 第1表示電極  
 4B 第2表示電極  
 5A 表面用MIM素子 (第1スイッチング素子)  
 5B 裏面用MIM素子 (第2スイッチング素子)  
 6 走査電極  
 7A 第1信号電極  
 7B 第2信号電極  
 8A, 8B 貫通孔  
 9A, 9B 連結電極  
 10A 第1電荷蓄積容量  
 10B 第2電荷蓄積容量  
 12 中間基板 (一の基板)  
 13A 着色液体 (第1表示媒体)

- 13B 着色液体 (第2表示媒体)  
 14A 着色泳動微粒子 (第1表示媒体)  
 14B 着色泳動微粒子 (第2表示媒体)  
 15A TFT (第1スイッチング素子)  
 15B TFT (第2スイッチング素子)  
 22 中間基板 (一の基板)  
 23A シリコンゴム支持体 (第1表示媒体)  
 23B シリコンゴム支持体 (第2表示媒体)  
 24A 2色ボール (第1表示媒体)  
 24B 2色ボール (第2表示媒体)  
 33A ネマチック液晶 (第1表示媒体)  
 33B ネマチック液晶 (第2表示媒体)  
 D<sub>1</sub> 両面表示装置  
 D<sub>2</sub> 両面表示装置  
 D<sub>3</sub> 両面表示装置  
 D<sub>4</sub> 両面表示装置

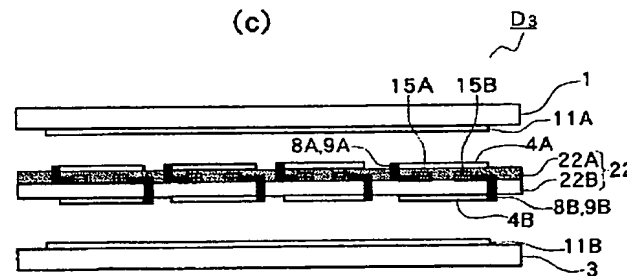
【図1】



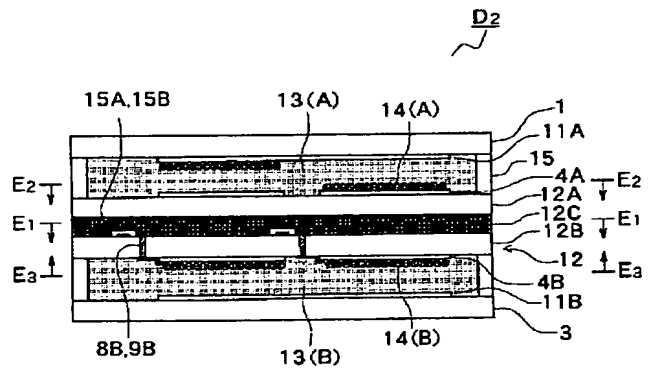
(b)



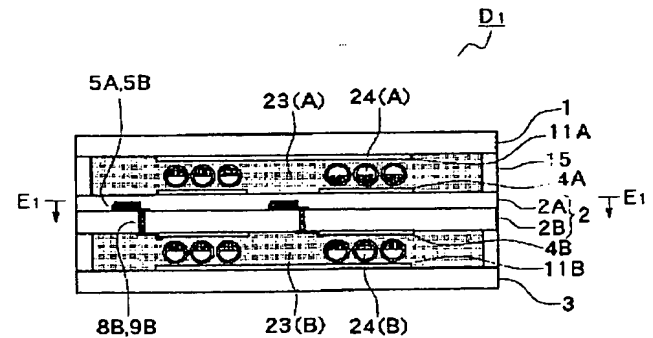
(c)



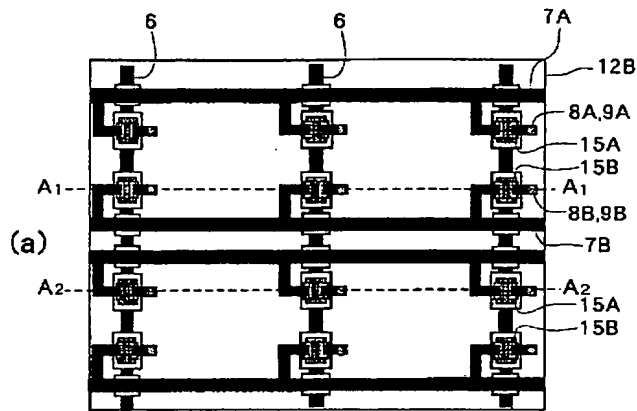
【図2】



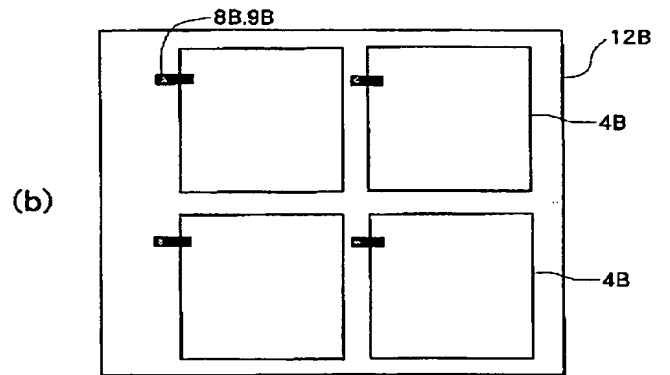
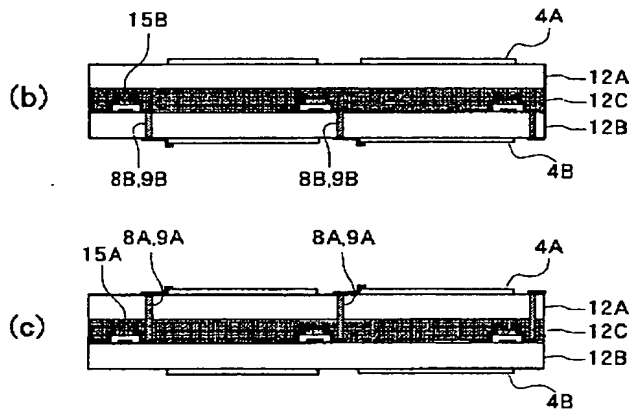
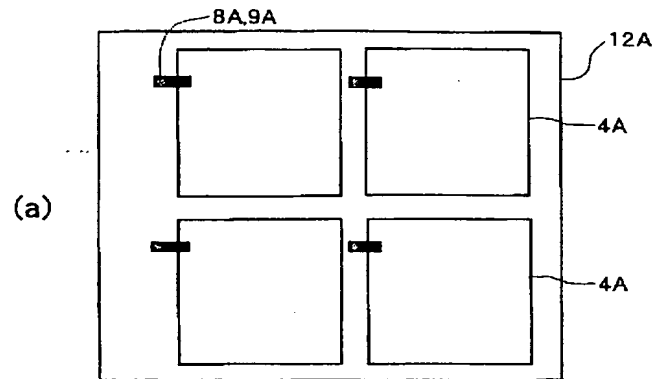
【図5】



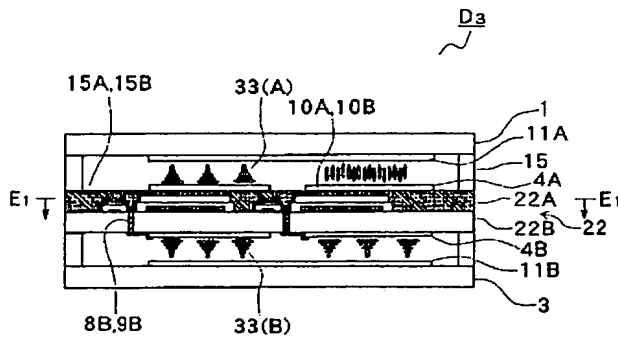
【図3】



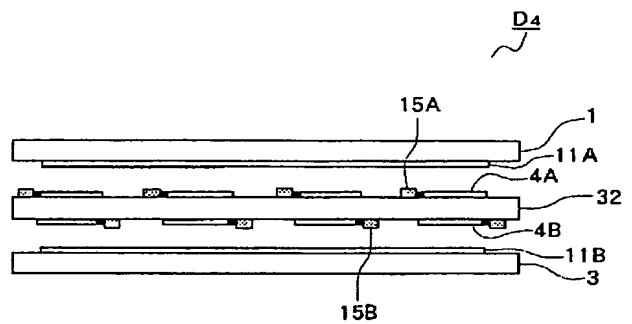
【図4】



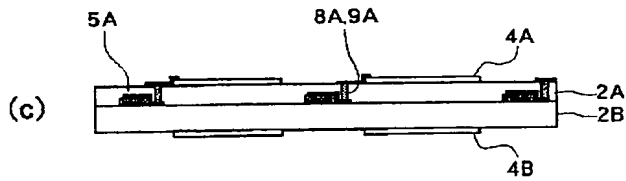
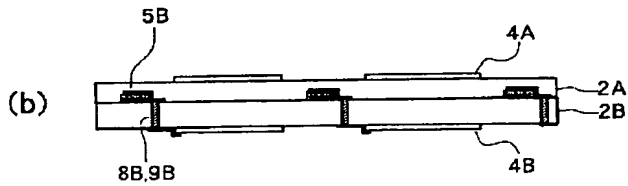
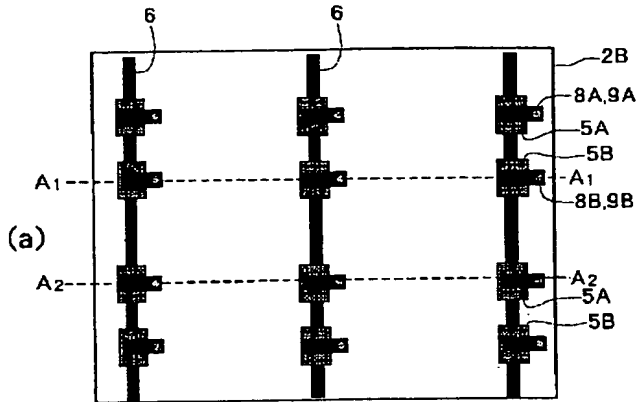
【図7】



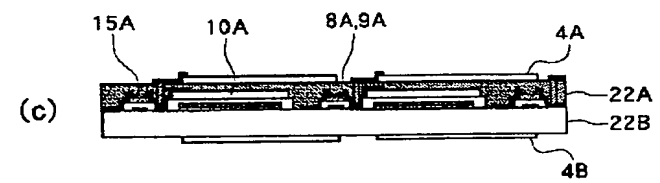
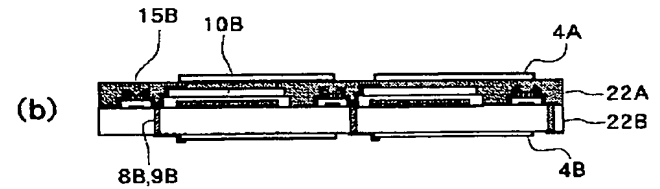
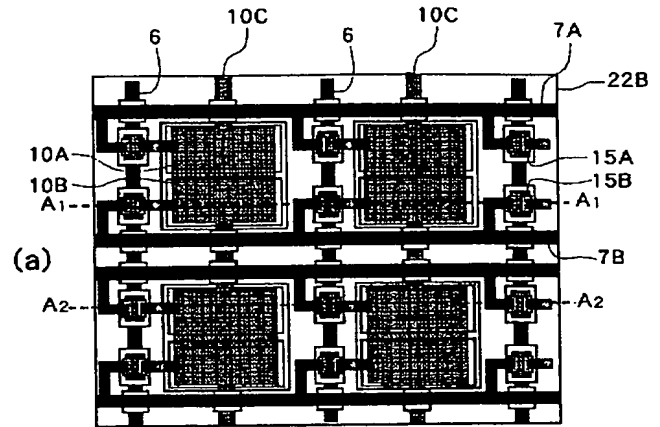
【図10】



【図6】

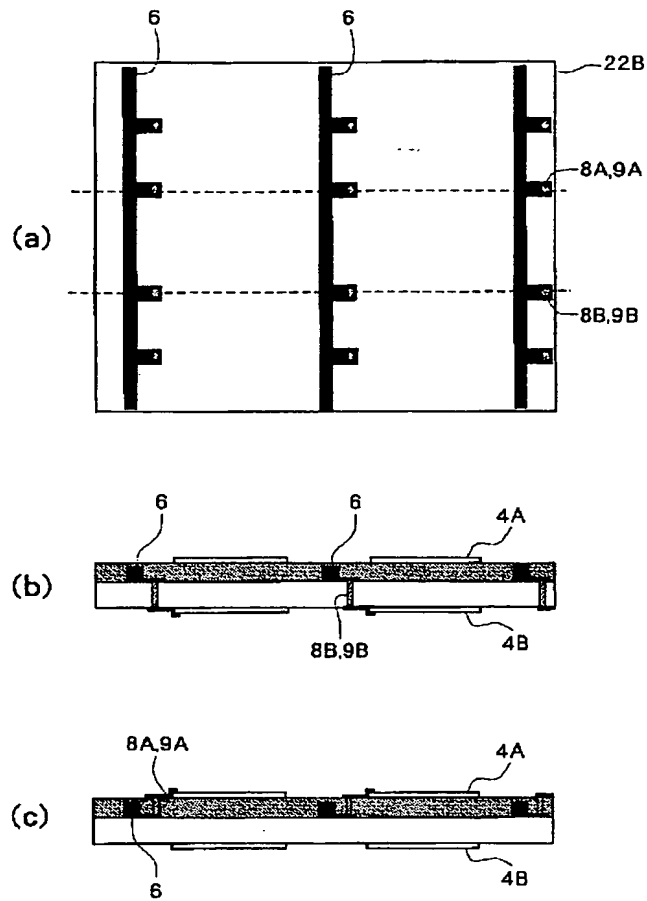


【図8】



BEST AVAILABLE COPY

【図9】



BEST AVAILABLE COPY